

13. REVISÃO DE COMPONENTES SEMICONDUTORES RÁPIDOS DE POTÊNCIA

Este capítulo apresenta, de forma resumida, as principais características dos dispositivos semicondutores de maior uso na construção de fontes chaveadas: diodos de junção e Schottky, transistores MOSFET e IGBTs. Para informações detalhadas e aprofundamento, consultem a bibliografia indicada no final do capítulo.

Não serão abordados os transistores bipolares de potência, pois os mesmos já não têm aplicação em novos projetos de fontes chaveadas, embora ainda sejam usados em projetos mais antigos e de menor exigência de desempenho.

13.1 Diodos de Potência

Um diodo semicondutor é uma estrutura P-N que, dentro de seus limites de tensão e de corrente, permite a passagem de corrente em um único sentido. Detalhes de funcionamento, em geral desprezados para diodos de sinal, podem ser significativos para componentes de maior potência, caracterizados por uma maior área (para permitir maiores correntes) e maior comprimento (a fim de suportar tensões mais elevadas). A figura 13.1 mostra, simplificada, a estrutura interna de um diodo.

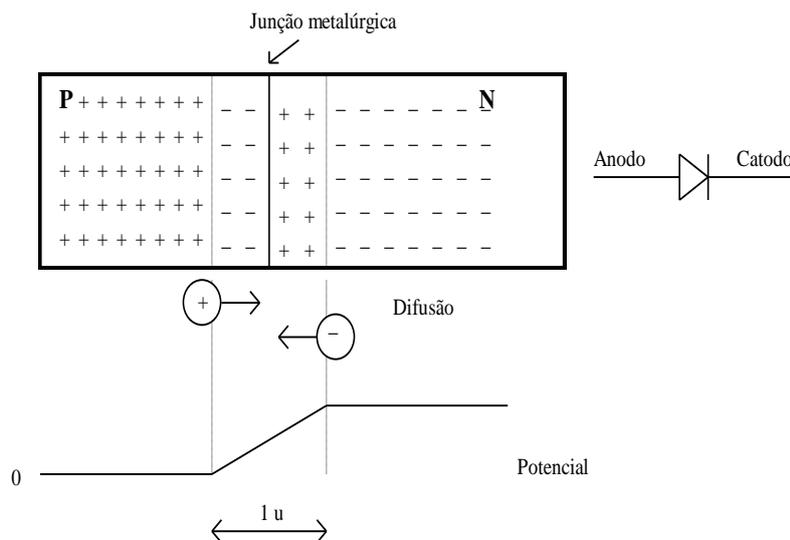


Figura 13.1. Estrutura básica de um diodo semicondutor

Aplicando-se uma tensão entre as regiões P e N, a diferença de potencial aparecerá na região de transição, uma vez que a resistência desta parte do semicondutor é muito maior que a do restante do componente (devido à concentração de portadores).

Quando se polariza reversamente um diodo, ou seja, aplica-se uma tensão negativa no anodo - região P - e positiva no catodo - região N, mais portadores positivos (lacunas) migram para o lado N, e vice-versa, de modo que a largura da região de transição aumenta, elevando a barreira de potencial.

Por difusão ou efeito térmico, certa quantidade de portadores minoritários penetra na região de transição. São, então, acelerados pelo campo elétrico, indo até a outra região neutra do dispositivo. Esta corrente reversa independe da tensão reversa aplicada, variando, basicamente, com a temperatura.

Se o campo elétrico na região de transição for muito intenso, os portadores em trânsito obterão grande velocidade e, ao se chocarem com átomos da estrutura, produzirão novos

portadores, os quais, também acelerados, produzirão um efeito de avalanche. Dado o aumento na corrente, sem redução significativa na tensão na junção, produz-se um pico de potência que destrói o componente.

Uma polarização direta leva ao estreitamento da região de transição e à redução da barreira de potencial. Quando a tensão aplicada superar o valor natural da barreira, cerca de 0,7 V para diodos de Si, os portadores negativos do lado N serão atraídos pelo potencial positivo do anodo e vice-versa, levando o componente à condução.

Na verdade, a estrutura interna de um diodo de potência é um pouco diferente desta apresentada. Existe uma região N intermediária, com baixa dopagem. O papel desta região é permitir ao componente suportar tensões mais elevadas, pois tornará menor o campo elétrico na região de transição (que será mais larga, para manter o equilíbrio de carga).

Esta região de pequena densidade de dopante dará ao diodo uma significativa característica resistiva quando em condução, a qual se torna mais significativa quanto maior for a tensão suportável pelo componente. As camadas que fazem os contatos externos são altamente dopadas, a fim de fazer com que se obtenha um contato com característica ôhmica e não semiconductor (como se verá adiante nos diodos Schottky).

O contorno arredondado entre as regiões de anodo e catodo tem como função criar campos elétricos mais suaves (evitando o efeito de pontas).

No estado bloqueado, pode-se analisar a região de transição como um capacitor, cuja carga é aquela presente na própria região de transição.

Na condução não existe tal carga, no entanto, devido à alta dopagem da camada P+, por difusão, existe uma penetração de lacunas na região N-. Além disso, à medida que cresce a corrente, mais lacunas são injetadas na região N-, fazendo com que elétrons venham da região N+ para manter a neutralidade de carga. Desta forma, cria-se uma carga espacial no catodo, a qual terá que ser removida (ou se recombinar) para permitir a passagem para o estado bloqueado.

O comportamento dinâmico de um diodo de potência é, na verdade, muito diferente do de uma chave ideal, como se pode observar na figura 13.2. Suponha-se que se aplica uma tensão v_i ao diodo, alimentando uma carga resistiva (cargas diferentes poderão alterar alguns aspectos da forma de onda).

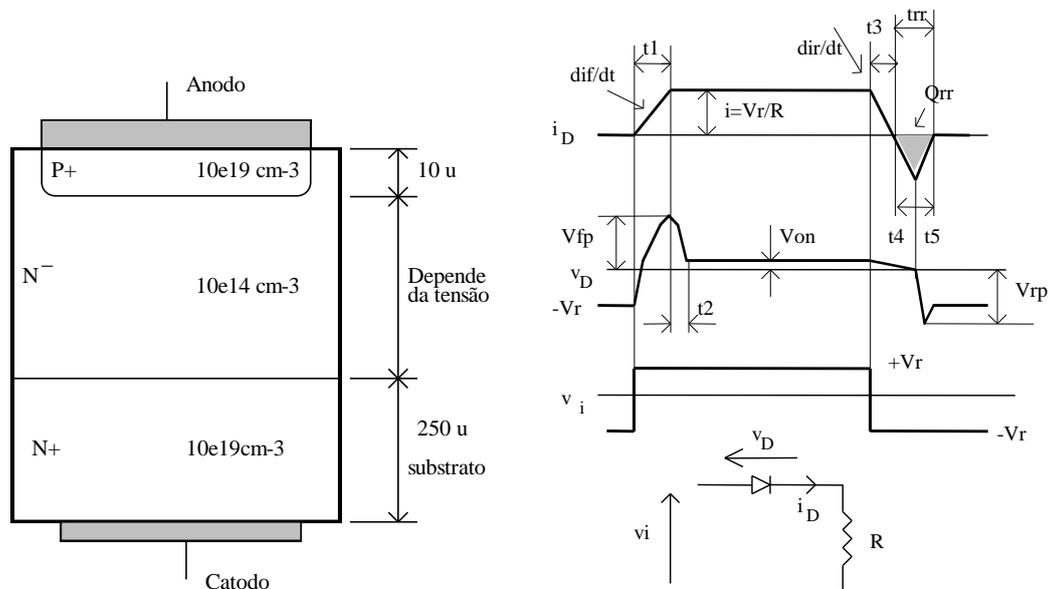


Figura 13.2. Estrutura típica de diodo de potência e formas de onda típicas de comutação de diodo de potência.

Durante t_1 , remove-se a carga acumulada na região de transição. Como ainda não houve significativa injeção de portadores, a resistência da região N- é elevada, produzindo um pico de

tensão. Indutâncias parasitas do componente e das conexões também colaboram com a sobretensão. Durante t_2 tem-se a chegada dos portadores e a redução da tensão para cerca de 1 V. Estes tempos são, tipicamente, da ordem de centenas de ns.

No desligamento, a carga espacial presente na região N- deve ser removida antes que se possa reiniciar a formação da barreira de potencial na junção. Enquanto houver portadores transitando, o diodo se mantém em condução. A redução em V_{on} se deve à diminuição da queda ôhmica. Quando a corrente atinge seu pico negativo é que foi retirado o excesso de portadores, iniciando-se, então, o bloqueio do diodo. A taxa de variação da corrente, associada às indutâncias do circuito, provoca uma sobretensão negativa.

Diodos rápidos possuem t_{tr} da ordem de, no máximo, poucos micro-segundos, enquanto nos diodos normais é de dezenas ou centenas de micro-segundos.

O retorno da corrente a zero, após o bloqueio, devido à sua elevada derivada e ao fato de, neste momento, o diodo já estar desligado, é uma fonte importante de sobretensões produzidas por indutâncias parasitas associadas aos componentes por onde circula tal corrente. A fim de minimizar este fenômeno foram desenvolvidos os diodos “soft-recovery”, nos quais esta variação de corrente é suavizada, reduzindo os picos de tensão gerados.

A figura 13.3 mostra resultados experimentais de um diodo de potência “lento” (retificador) em um circuito como o da figura 13.2, no qual a indutância é desprezível, como se nota na figura (a), pela inversão quase imediata da polaridade da corrente. A corrente reversa é limitada pela resistência presente no circuito. Já na entrada em condução, a tensão aplicada ao circuito aparece instantaneamente sobre o próprio diodo, o que contribui para limitar o crescimento da corrente. Quando esta tensão cai, a corrente vai assumindo seu valor de regime.

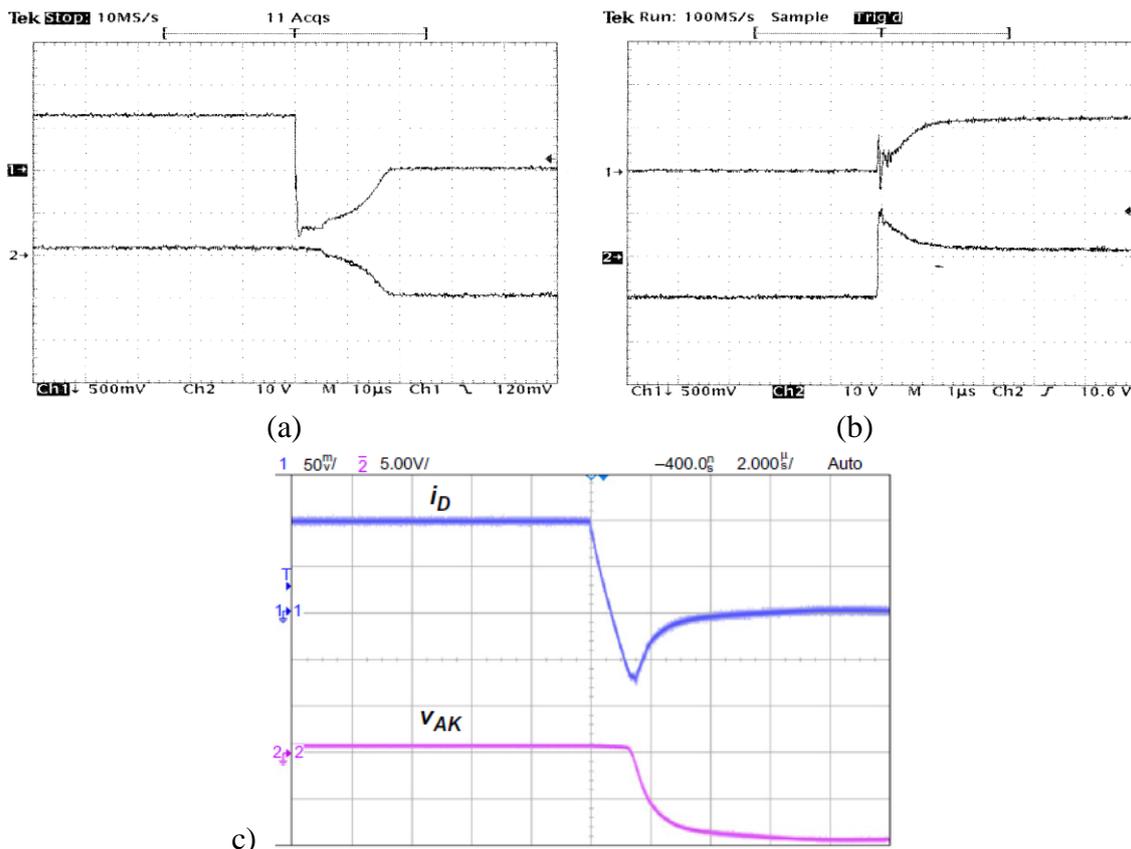


Figura 13.3 - Resultados experimentais das comutações de diodos: (a) desligamento de diodo lento; (b) entrada em condução de diodo lento; (c) desligamento de diodo rápido.

13.2 Diodos Schottky

Quando é feita uma junção entre um terminal metálico e um material semicondutor, o contato tem, tipicamente, um comportamento ôhmico, ou seja, a resistência do contato governa o fluxo da corrente. Quando este contato é feito entre um metal e uma região semicondutora com densidade de dopante relativamente baixa, o efeito dominante deixa de ser o resistivo, passando a haver também um efeito retificador.

Um diodo Schottky é formado colocando-se um filme metálico em contato direto com um semicondutor, como indicado na figura 13.4. O metal é usualmente depositado sobre um material tipo N, por causa da maior mobilidade dos portadores neste tipo de material. A parte metálica será o anodo e o semicondutor, o catodo.

Numa deposição de Al (3 elétrons na última camada), os elétrons do semicondutor tipo N migrarão para o metal, criando uma região de transição na junção.

Note-se que apenas elétrons (portadores majoritários em ambos os materiais) estão em trânsito. O seu chaveamento é muito mais rápido do que o dos diodos bipolares, uma vez que não existe carga espacial armazenada no material tipo N, sendo necessário apenas refazer a barreira de potencial (tipicamente de 0,3 V). A região N tem uma dopagem relativamente alta, a fim de reduzir as perdas de condução, com isso, a máxima tensão suportável por estes diodos é de cerca de 100 V.

A aplicação deste tipo de diodos ocorre principalmente em fontes de baixa tensão, nas quais as quedas sobre os retificadores são significativas.

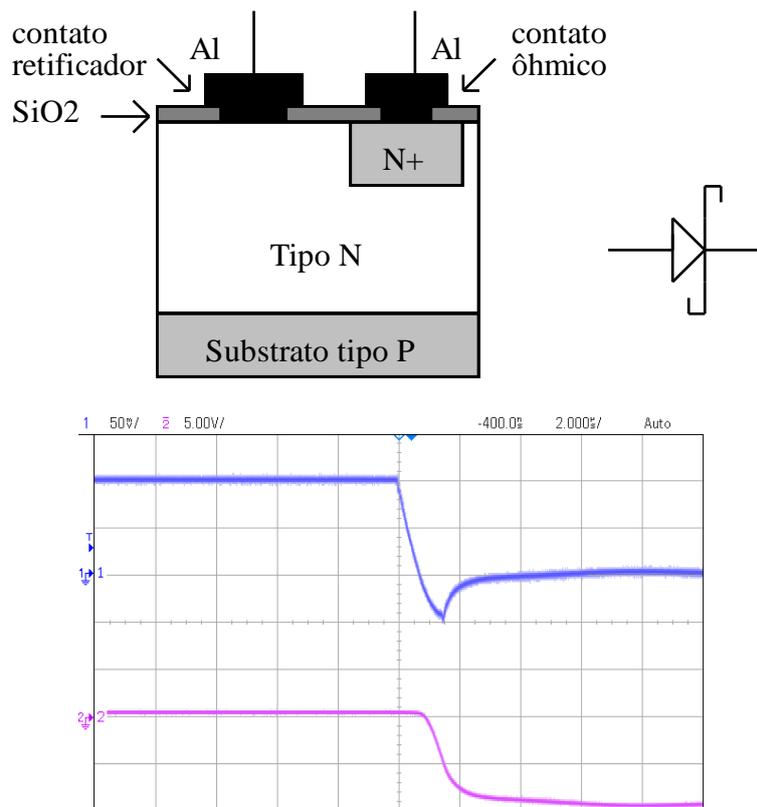


Figura 13.4 - Diodo Schottky construído através de técnica de CIs e formas de onda típicas no desligamento.

13.3 Transistor Bipolar de Potência (TBP)

Os transistores bipolares foram os primeiros dispositivos de estado sólido criados. Inicialmente foram construídos em Germânio, mas como tal elemento apresenta grande variação de parâmetros com a temperatura, seu uso como componente de potência não era possível. Com a tecnologia de silício foi possível desenvolver os transistores bipolares de potência (TBP) que, de certa forma, permitiria a emergência de toda tecnologia de fontes chaveadas.

Com o surgimento dos transistores MOSFET e, posteriormente, dos IGBTs, não houve posteriores desenvolvimentos nos TBPs, de modo que seu desempenho, atualmente, é inferior aos dos outros transistores de potência. No entanto, continua-se a utilizar tal dispositivo, apenas em aplicações que não exijam maiores desempenhos em termos de perdas e velocidade, o que se deve ao seu custo menor em relação aos outros dispositivos.

13.4 MOSFET

13.4.1 Princípio de funcionamento (canal N)

O terminal de *gate* é isolado do semicondutor por SiO_2 . A junção PN- define um diodo entre *Source* e *Drain*, o qual conduz quando $V_{ds} < 0$. A operação como transistor ocorre quando $V_{ds} > 0$. A figura 13.9 mostra a estrutura básica do transistor.

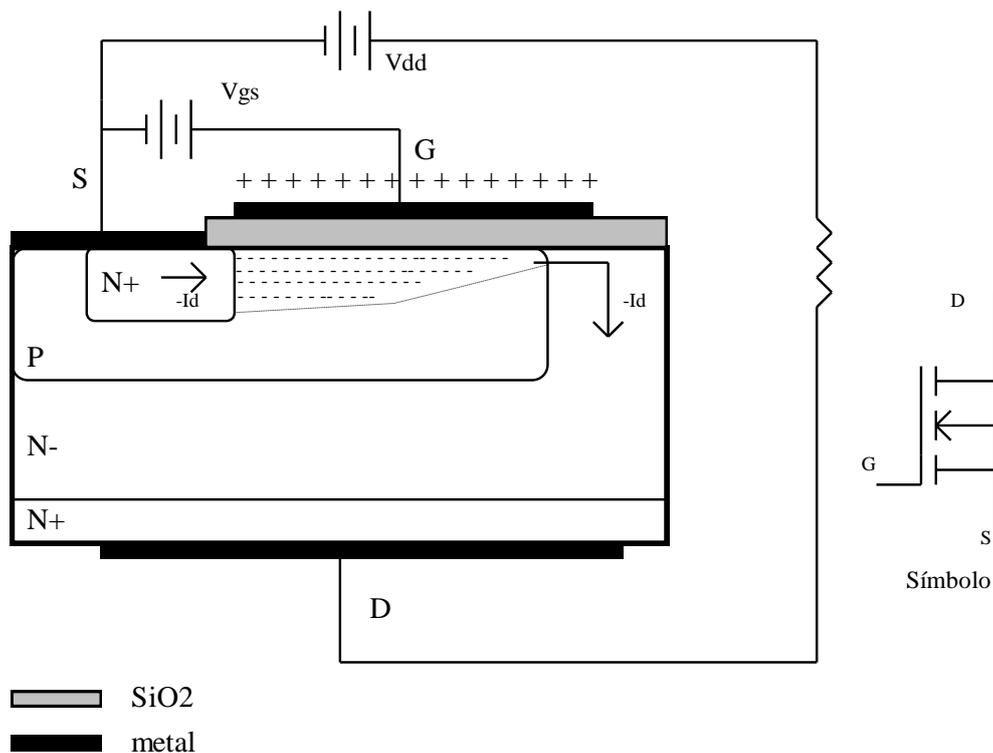


Figura 13.9 Estrutura básica de transistor MOSFET.

Quando uma tensão $V_{gs} > 0$ é aplicada, o potencial positivo no *gate* repele as lacunas na região P, deixando uma carga negativa, mas sem portadores livres. Quando esta tensão atinge certo limiar (V_{th}), elétrons livres (gerados principalmente por efeito térmico) presentes na região P são atraídos e formam um canal N dentro da região P, pelo qual se torna possível a passagem de corrente entre D e S. Elevando V_{gs} , mais portadores são atraídos, ampliando o canal, reduzindo sua resistência (R_{ds}), permitindo o aumento de I_d . Este comportamento caracteriza a chamada "região resistiva".

A passagem de I_d pelo canal produz uma queda de tensão que leva ao seu afunilamento, ou seja, o canal é mais largo na fronteira com a região N+ do que quando se liga à região N-. Um

aumento de I_d leva a uma maior queda de tensão no canal e a um maior afunilamento, o que conduziria ao seu colapso e à extinção da corrente! Obviamente o fenômeno tende a um ponto de equilíbrio, no qual a corrente I_d se mantém constante para qualquer V_{ds} , caracterizando a região ativa do MOSFET. A figura 13.10 mostra a característica estática do MOSFET.

Uma pequena corrente de *gate* é necessária apenas para carregar e descarregar as capacitâncias de entrada do transistor. A resistência de entrada é da ordem de 10^{12} ohms.

Estes transistores, em geral, são de canal N por apresentarem menores perdas e maior velocidade de comutação, devido à maior mobilidade dos elétrons em relação às lacunas.

A máxima tensão V_{ds} é determinada pela ruptura do diodo reverso. Os MOSFETs não apresentam segunda ruptura uma vez que a resistência do canal aumenta com o crescimento de I_d . Este fato facilita a associação em paralelo destes componentes.

A tensão V_{gs} é limitada a algumas dezenas de volts, por causa da capacidade de isolamento da camada de SiO_2 .

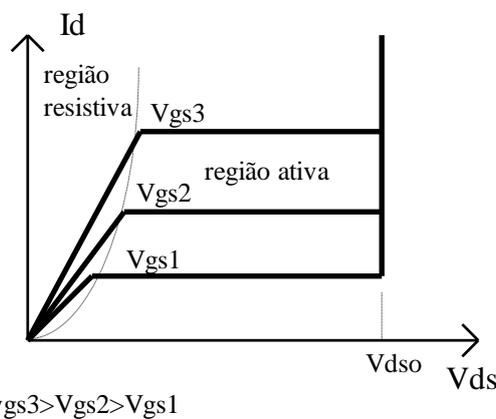


Figura 13.10 Característica estática do MOSFET.

13.4.2 Área de Operação Segura

A figura 13.11 mostra a AOS dos MOSFET. Para este componente não existe o fenômeno de segunda ruptura (típico dos componentes bipolares), pois a um aumento de temperatura tem-se um aumento na resistência do caminho condutor de corrente, o que tende a distribuir igualmente a corrente por toda área condutora do dispositivo.

Para baixas tensões tem-se a limitação da resistência de condução.

- A: Máxima corrente de dreno contínua
- B: Limite da região de resistência constante
- C: Máxima potência (relacionada à máxima temperatura de junção)
- D: Máxima tensão V_{ds}

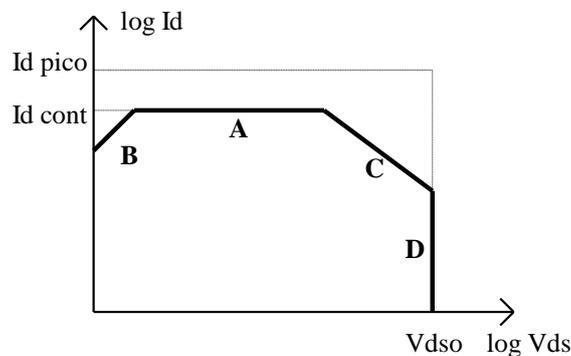


Figura 13.11 AOS para MOSFET.

13.4.3 Característica de chaveamento - carga indutiva

a) Entrada em condução (figura 13.12)

Ao ser aplicada a tensão de acionamento (V_{gg}), a capacitância de entrada começa a se carregar, com a corrente limitada por R_g . Quando se atinge a tensão limiar de condução (V_{th}), após t_d , começa a crescer a corrente de dreno. Enquanto $I_d < I_o$, D_f se mantém em condução e $V_{ds} = V_{dd}$. Quando $I_d = I_o$, D_f desliga e V_{ds} cai. Durante a redução de V_{ds} ocorre um aparente aumento da capacitância de entrada (C_{iss}) do transistor (efeito Miller), fazendo com que a variação de V_{gs} se torne muito mais lenta (em virtude do "aumento" da capacitância). Isto se mantém até que V_{ds} caia, quando, então, a tensão V_{gs} volta a aumentar, até atingir V_{gg} .

Na verdade, o que ocorre é que, enquanto V_{ds} se mantém elevado, a capacitância que drena corrente do circuito de acionamento é apenas C_{gs} . Quando V_{ds} diminui, a capacitância dentre dreno e *source* se descarrega, o mesmo ocorrendo com a capacitância entre *gate* e dreno. A descarga desta última capacitância se dá desviando a corrente do circuito de acionamento, reduzindo a velocidade do processo de carga de C_{gs} , o que ocorre até que C_{gd} esteja descarregado.

Os manuais fornecem informações sobre as capacitâncias operacionais do transistor (C_{iss} , C_{oss} e C_{rss}), mostradas na figura 13.13, as quais se relacionam com as capacitâncias do componente por:

$$C_{iss} = C_{gs} + C_{gd}, \text{ com } C_{ds} \text{ curto-circuitada}$$

$$C_{rs} = C_{gd}$$

$$C_{oss} \simeq C_{ds} + C_{gd}$$

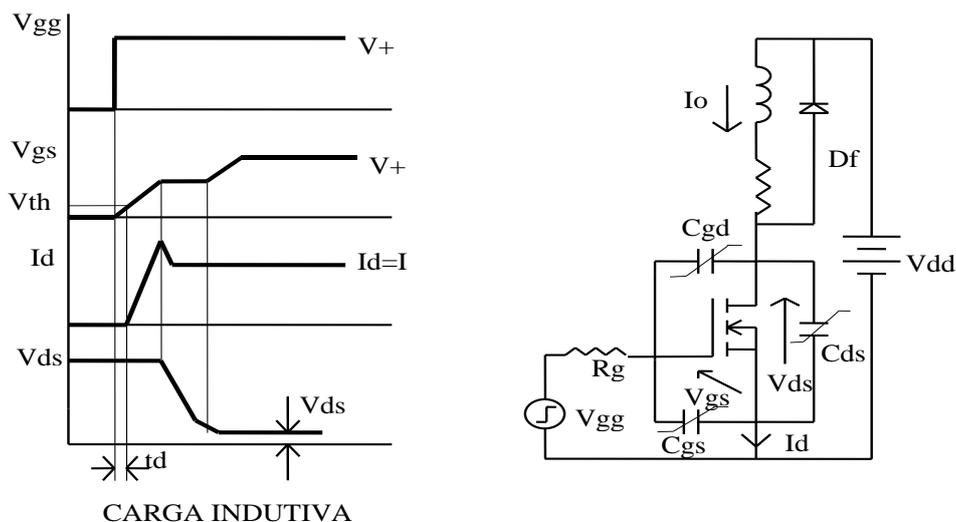


Figura 13.12 Formas de onda na entrada em condução de MOSFET com carga indutiva.

b) Desligamento

O processo de desligamento é semelhante ao apresentado, mas na ordem inversa. O uso de uma tensão V_{gg} negativa apressa o desligamento, pois acelera a descarga da capacitância de entrada.

Quando em condução, os MOSFETs não apresentam cargas minoritárias estocadas, ou seja, não há acúmulo de elétrons na região P, nem de lacunas na região N. A condução é feita toda com base na formação do canal, assim que o canal se desfaz, pela retirada da polarização do *gate*, a condução cessa.

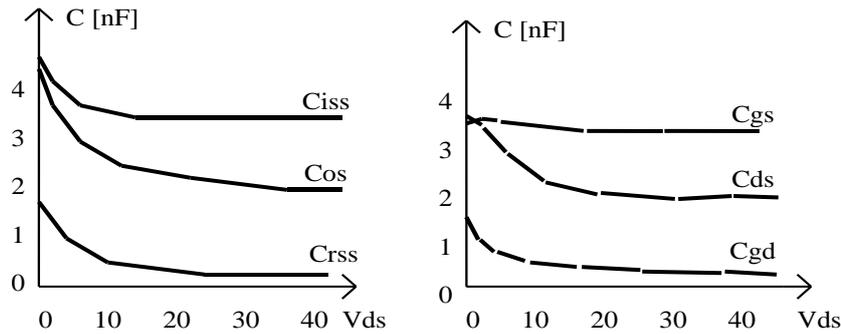


Figura 13.13 Capacitâncias de transistor MOSFET.

O principal problema dos MOSFET, especialmente os de silício para alta tensão (centenas de Volts), é o elevado valor da resistência R_{DS} , quando em condução. Isto provoca uma queda de tensão significativa, levando a importantes perdas de condução.

Os MOSFETs de novos materiais, como carbeto de silício, apresentam elevada capacidade de bloqueio conjuntamente com reduzida resistência de condução. Atualmente, devido ao custo, são usados apenas em aplicações especiais. A parte final deste capítulo faz uma discussão sobre as propriedades dos materiais emergentes para a produção dos dispositivos.

13.4.4 Retificador síncrono

Como se pode verificar pela estrutura interna do MOSFET, uma vez formado o canal, a condução de corrente pode ocorrer em qualquer sentido. O efetivo sentido da corrente depende da polarização externa. A tensão V_{ds} em condução será dada pelo produto da corrente de dreno pela resistência denominada R_{DSon} . No caso de condução reversa, dada a presença do diodo formado pela junção PN-, se a tensão V_{sd} (de *source* para dreno) se elevar acima de 0,6 V, o diodo entrará em condução e a corrente de *source* para dreno se dividirá entre o canal e a junção. Mas se a queda V_{ds} for pequena, a condução ocorrerá totalmente pelo canal.

Quando a condução reversa pelo canal do MOSFET substitui o diodo, diz-se que se opera como retificador síncrono, como ilustra a figura a seguir. O transistor M2 faz a função do diodo e seu comando é complementar ao do transistor M1.

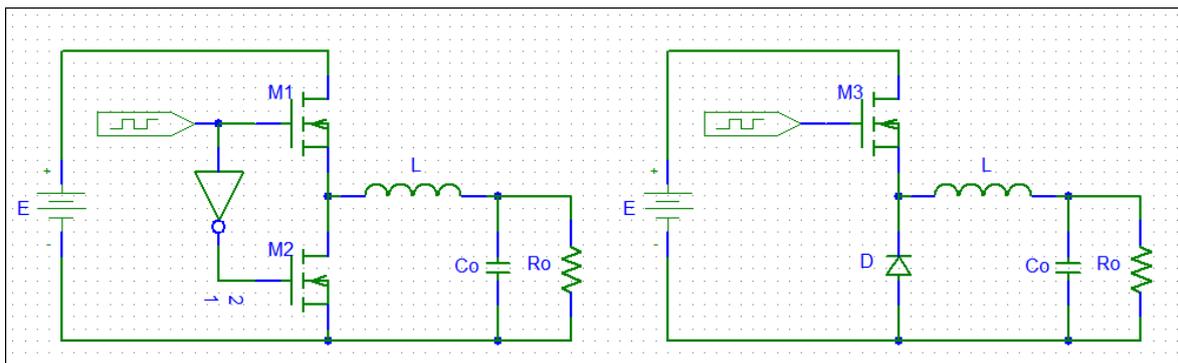


Figura 13.14. MOSFET operando como retificador síncrono (esq.) e circuito convencional com diodo (dir.)

Para que se possa usar o MOSFET nessa função a restrição é que V_{sd} seja reduzido, o que se obtém com baixa corrente ou com baixa resistência R_{DSon} . Os dispositivos de baixa tensão (em especial os com capacidade de bloqueio de algumas dezenas de Volts) possuem resistência muito baixa, nos melhores dispositivos abaixo de $1m\Omega$, com capacidade de condução de centenas de Ampères. Suponha que a corrente reversa seja de 100 A e a resistência de $1m\Omega$, a queda de

tensão será de apenas 100 mV. Nenhum diodo de silício apresenta uma queda de tensão tão reduzida.

Por essa razão MOSFETs operando como retificador síncrono são os dispositivos utilizados nas fontes de ultra-baixa tensão, como nos reguladores utilizados para a alimentação dos *cores* de microprocessadores. Sem eles seria impossível fornecer as dezenas de Watts e dezenas de Ampères exigidos por tais dispositivos.

13.5 IGBT (Insulated Gate Bipolar Transistor)

O IGBT alia a facilidade de acionamento dos MOSFET com menores perdas em condução devido a uma mudança na estrutura do componente.

13.5.1 Princípio de funcionamento

A estrutura do IGBT é similar à do MOSFET, mas com a inclusão de uma camada P+ que forma o coletor do IGBT, como se vê na figura 13.15.

Em termos simplificados pode-se analisar o IGBT como um MOSFET no qual a região N- tem sua condutividade modulada pela injeção de portadores minoritários (lacunas), a partir da região P+, uma vez que J1 está diretamente polarizada. Esta maior condutividade produz uma menor queda de tensão em comparação a um MOSFET com mesma capacidade de bloqueio.

O controle de componente é análogo ao do MOSFET, ou seja, pela aplicação de uma polarização entre *gate* e emissor. Também para o IGBT o acionamento é feito por tensão.

A máxima tensão suportável é determinada pela junção J2 (polarização direta) e por J1 (polarização reversa). Como J1 divide duas regiões muito dopadas, conclui-se que um IGBT não suporta tensões elevadas quando polarizado reversamente.

Os IGBTs apresentam um tiristor parasita. A construção do dispositivo deve ser tal que evite o acionamento deste tiristor, especialmente devido às capacitâncias associadas à região P, a qual se relaciona à região do *gate* do tiristor parasita. Os modernos componentes não apresentam problemas relativos a este elemento indesejado.

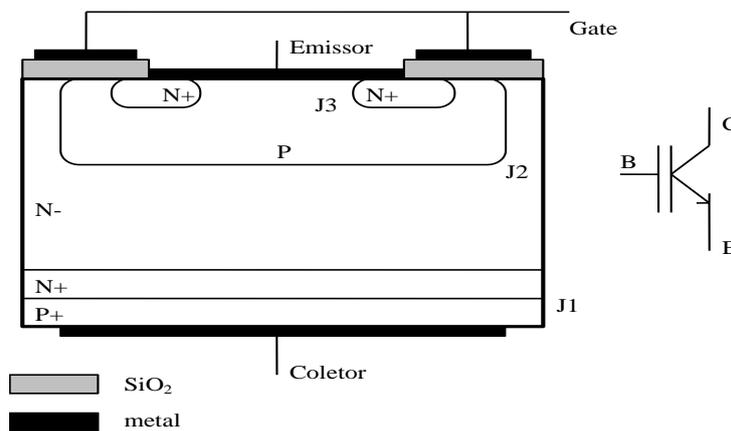


Figura 13.15 Estrutura básica de IGBT.

13.5.2 Características de chaveamento

A entrada em condução é similar ao MOSFET, sendo um pouco mais lenta a queda da tensão V_{ce} , uma vez que isto depende da chegada dos portadores vindos da região P+.

Para o desligamento, no entanto, tais portadores devem ser retirados. Nos TBPs isto se dá pela drenagem dos portadores via base, o que não é possível nos IGBTs, devido ao acionamento isolado. A solução encontrada foi a inclusão de uma camada N+, na qual a taxa de recombinação é bastante mais elevada do que na região N-. Desta forma, as lacunas presentes em N+

recombinam-se com muita rapidez, fazendo com que, por difusão, as lacunas existentes na região N- refluem, apressando a extinção da carga acumulada na região N-, possibilitando o restabelecimento da barreira de potencial e o bloqueio do componente.

13.6 Alguns Critérios de Seleção

Um primeiro critério é o dos limites de tensão e de corrente. Os MOSFET possuem uma faixa mais reduzida de valores, ficando, tipicamente entre: 100 V/200 A e 1000 V/20 A. Os MOSFET de baixa tensão de nova geração possuem resistência R_{ds} muito baixa, permitindo quedas de tensão menores do que as dos outros componentes.

Já os TBP e IGBT atingem potências mais elevadas, indo até 1200 V/500 A.

Como o acionamento do IGBT é muito mais fácil do que o do TBP, seu uso tem sido crescente, em detrimento dos TBP.

Outro importante critério para a seleção refere-se às perdas de potência no componente. Assim, em aplicações em alta frequência (acima de 50 kHz) devem ser utilizados MOSFETs. Em frequências mais baixas, qualquer dos três componentes pode responder satisfatoriamente.

No entanto, as perdas em condução dos TBPs e dos IGBTs são sensivelmente menores que as dos MOSFET de tensão elevada (na faixa de 400 a 1000 V).

Como regra básica no caso de diodos de silício:

- em alta frequência: MOSFET
- em baixa tensão: MOSFET
- custo mínimo: TBP
- nos demais casos: IGBT

13.7 Circuitos amaciadores (ou de ajuda à comutação) - "snubber"

O papel dos circuitos amaciadores é garantir a operação do transistor dentro da AOS, especialmente durante o chaveamento de cargas indutivas, de forma a minimizar a potência dissipada sobre o componente.

13.7.1 Desligamento

Objetivo: atrasar o crescimento de V_{ce} (figura 13.16)

Quando V_{ce} começa a crescer, o capacitor C_s começa a se carregar (via D_s), desviando parcialmente a corrente, reduzindo I_c . D_f só conduzirá quando $V_{ce} > V_{cc}$.

Quando o transistor ligar o capacitor se descarregará por ele, com a corrente limitada por R_s . A energia acumulada em C_s será, então, dissipada sobre R_s .

Sejam as formas de onda mostradas na figura 13.16. Considerando que I_c caia linearmente e que I_L é constante, a corrente por C_s cresce linearmente. Fazendo-se com que C_s complete sua carga quando $I_c=0$, o pico de potência se reduzirá a menos de 1/4 do seu valor sem circuito amaciador.

13.7.2 Dimensionamento simplificado de circuito amaciador de desligamento

Considerando que I_o é constante, a tensão por C_s cresce linearmente, durante um tempo t_r , especificado pelo projetista para um valor próximo do tempo de crescimento da tensão sem o amaciador.

O valor de R_s deve ser tal que permita toda a descarga de C_s durante o mínimo tempo ligado do transistor e, por outro lado, limite o pico de corrente em um valor inferior à máxima corrente de pico repetitiva do componente. Deve-se usar o maior R_s possível.

Os valores da capacitância e da resistência (e sua potência) são dados, respectivamente por:

$$C_s = \frac{I_o \cdot t_r}{V_{cc}} \tag{13.1}$$

$$\frac{V_{cc}}{I_{d_{pico}}} \leq R_s \leq \frac{\delta_{min}}{3 \cdot f_s \cdot C_s} \tag{13.2}$$

$$P_{R_s} = \frac{C_s \cdot V_{cc}^2}{2} \cdot f_s \tag{13.2}$$

f_s é a frequência de chaveamento,

$I_{d_{pico}}$ é a máxima corrente de pico repetitiva suportável pelo transistor

δ_{min} é o mínimo ciclo de trabalho especificado para o conversor (tipicamente alguns %, para fontes de tensão ajustável).

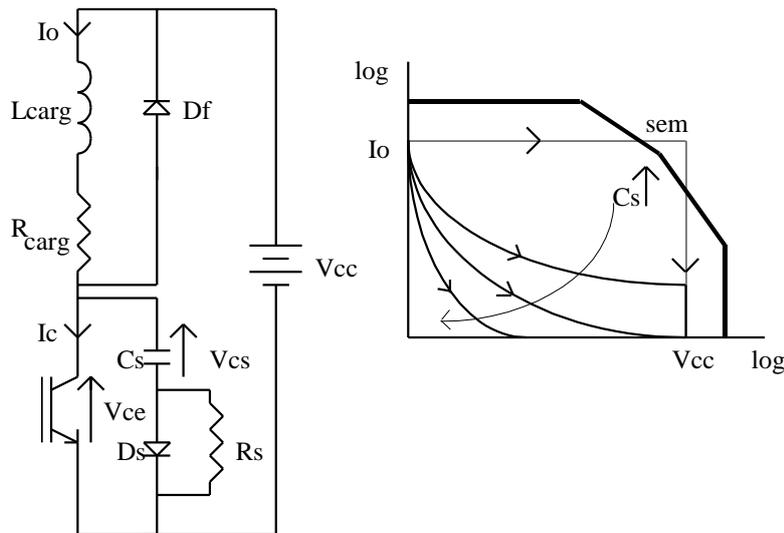


Figura 13.16 Circuito amaciador de desligamento e trajetórias na AOS

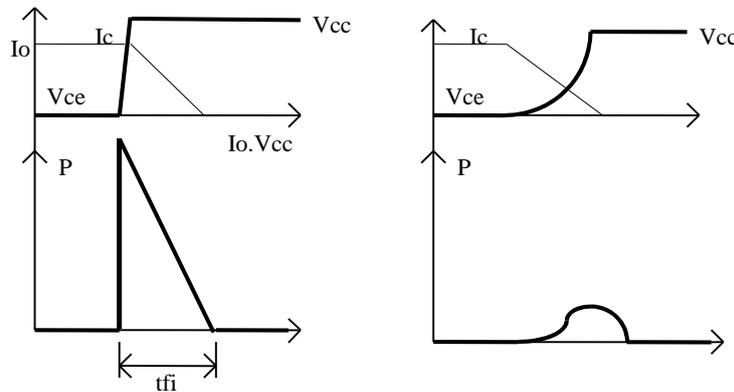


Figura 13.17 Formas de onda no desligamento sem e com o circuito amaciador.

As figuras a seguir mostram o efeito da inclusão de um *snubber* de desligamento em um conversor *buck*..

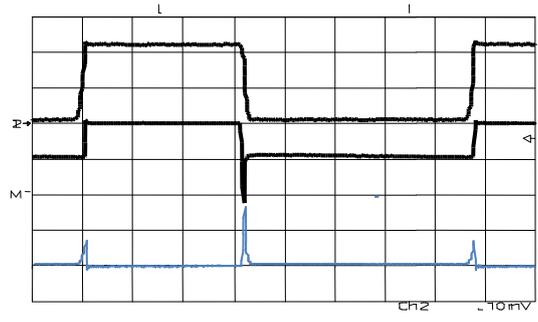


Figura 13.18 De cima para baixo: Tensão V_{DS} , corrente I_D (invertida) e potência instantânea no transistor.

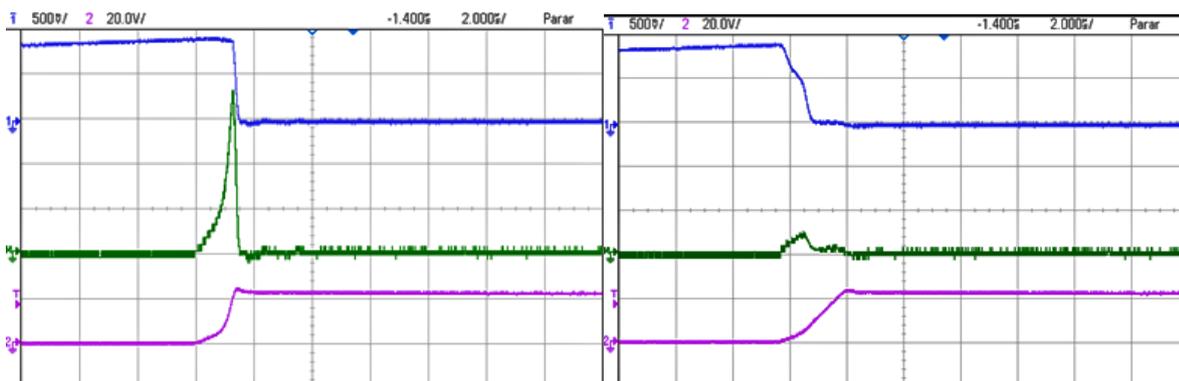


Figura 13.19 Desligamento do MOSFET: sem *snubber* (esq.); com *snubber* (dir.) Corrente de dreno (azul) 0,5 A/div., Tensão dreno-fonte (verde) 20 V/div., Potência (magenta) 10 W/div. Horiz.: 2 μ s/div.

13.7.3 Entrada em condução

Objetivo: reduzir V_{ce} e atrasar o aumento de I_c (figura 13.20)

No circuito sem amaciador, após a entrada em condução do transistor, I_c cresce, mas V_{ce} só se reduz quando D_f deixar de conduzir. A colocação de L_s provoca uma redução de V_{ce} , além de reduzir a taxa de crescimento de I_c .

Normalmente não se utiliza este tipo de circuito, considerando que os tempos associados à entrada em condução são bem menores do que aqueles de desligamento. A própria indutância parasita do circuito realiza, parcialmente, o papel de retardar o crescimento da corrente e diminuir a tensão V_{ce} . Inevitavelmente, tal indutância irá produzir alguma sobretensão no momento do desligamento, além de ressoar com as capacitâncias do circuito.

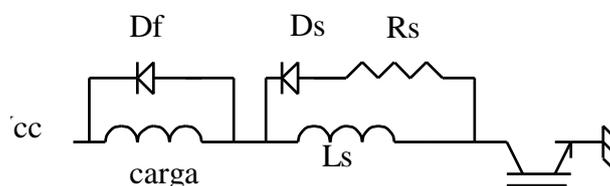


Figura 13.20 Circuito amaciador para entrada em condução.

Esta mesma análise é válida para os TBP e MOSFET.

13.8 Materiais Emergentes

Silício ainda é o material hegemônico para a fabricação de componentes semicondutores de potência devido ao domínio da tecnologia e aos custos muito reduzidos.

Existem, no entanto, outros materiais com propriedades elétricas superiores, às do silício e que, crescentemente, apresentam redução do custo de produção. Em aplicações em que seja necessário, por exemplo, elevado nível de bloqueio de tensão, maior frequência de comutação com exigência de alta velocidade de chaveamento, ou ainda operação em temperatura elevada, pode ser inviável o uso dos atuais dispositivos de silício. Em tais aplicações componentes produzidos com novos materiais, mesmo com custo mais elevado, podem ser a solução.

Arseneto de Gálio (GaAs), Nitreto de Gálio (GaN) e Carbetto de Silício (SiC) são os principais materiais emergentes.

Carbetto de Silício são materiais sobre os quais se fazem intensas pesquisas. O *gap* de energia é maior que o dobro do Si, permitindo operação em temperaturas elevadas. Adicionalmente apresenta elevada condutividade térmica (que é baixa nos componentes de GaAs), facilitando a dissipação do calor produzido no interior do semicondutor. Sua principal vantagem em relação tanto ao Si quanto ao GaAs é a intensidade de campo elétrico de ruptura, que é aumentada em uma ordem de grandeza.

A tabela 4.1 mostra propriedades de diversos materiais a partir das quais pode-se produzir dispositivos semicondutores de potência.

Outro material de interesse potencial é o diamante. Apresenta, dentre todos estes materiais, o maior *gap* de energia, a maior condutividade térmica e a maior intensidade de campo elétrico, além de elevada mobilidade de portadores. No entanto não existe ainda uma tecnologia para construção de "wafers" de monocristal de diamante. Os métodos existentes para produção de filmes finos levam a estruturas policristalinas. A difusão seletiva de dopantes e a realização de contatos ôhmicos ainda devem ser objeto de profundas pesquisas.

Uma análise pode ser feita comparando o impacto dos parâmetros mostrados na tabela 13.I sobre algumas características de componentes (hipotéticos) construídos com tais materiais. As tabelas 13.II a 13.IV mostram as variações de alguns parâmetros. Tomem-se os valores do Si como referência. Estas informações foram obtidas em Mohan, Robbins e Undeland (1994).

Tabela 13.I Propriedades de materias semicondutores

Propriedade	Si	GaAs	3C-SiC	6H-SiC	Diamante
Gap de energia a 300K (eV)	1,12	1,43	2,2	2,9	5,5
Condutividade térmica (W/cm.C)	1,5	0,5	5,0	5,0	20
Mobilidade a 300K (cm ² /V.s)	1400	8500	1000	600	2200
Campo elétrico máximo (V/cm)	3.10 ⁵	4.10 ⁵	4.10 ⁶	4.10 ⁶	1.10 ⁷
Temperatura de fusão (°C)	1415	1238	Sublima >> 1800	Sublima >>1800	Muda de fase 2200*

* Diamante → grafite

Nota-se (tabela 13.II) que as resistências da região de deriva são fortemente influenciadas pelos materiais. Estes valores são determinados considerando as grandezas indicadas na tabela 13.I. A resistência de um componente de diamante teria, assim, um valor cerca de 30000 vezes menor do que se tem hoje num componente de Si. O impacto sobre a redução das perdas de condução é óbvio.

Tabela 13.II Resistência ôhmica da região de deriva

Material	Si	GaAs	SiC	Diamante
Resistência relativa	1	$6,4 \cdot 10^{-2}$	$9,6 \cdot 10^{-3}$	$3,7 \cdot 10^{-5}$

Na tabela 13.III tem-se, para um dispositivo que deve suportar 1 kV, as necessidades de dopagem e o comprimento da região de deriva. Nota-se também aqui que os novos materiais permitirão uma redução drástica no comprimento dos dispositivos, implicando numa menor quantidade de material, embora isso não necessariamente tenha impacto sobre o custo. Um dispositivo de diamante seria, em princípio, capaz de suportar 1 kV com uma dopagem elevada na região de deriva e num comprimento de apenas 2 μm , ou seja, 50 vezes menos que um componente equivalente de Si.

Tabela 13.III Dopagem e comprimento da região de deriva necessário para uma junção abrupta suportar 1 kV

Material	Si	GaAs	SiC	Diamante
Dopagem (cm^{-3})	$1,3 \cdot 10^{14}$	$5,7 \cdot 10^{14}$	$1,1 \cdot 10^{16}$	$1,5 \cdot 10^{17}$
Comprimento (μm)	100	50	10	2

Na tabela 13.IV tem-se expressa a redução no tempo de vida dos portadores no interior da região de deriva. Este parâmetro tem implicações sobre a velocidade de comutação dos dispositivos, sendo, assim, esperável que componentes de diamante, sejam algumas ordens de grandeza mais rápidos que os atuais componentes de Si.

Tabela 13.IV Tempo de vida de portador (na região de deriva) para uma junção pn com ruptura de 1000 V

Material	Si	GaAs	SiC	Diamante
Tempo de vida	1,2 μs	0,11 μs	40 ns	7 ns

13.9 Referências Bibliográficas

T. D. C. Busarello, M. G. Simões, J. A. Pomilio. Semiconductor Diodes and Transistors, in Power Electronics Handbook – 4th Edition, M. Rashid, Editor, Elsevier, 2017, pp. 15-48,

N. Mohan, T. M. Undeland and W. P. Robbins: “Power Electronics - Converters, Applications and Design”, John Wiley & Sons, Inc., Second Ed., 1995

Tsuneto Sekiya, S. Furuhashi, H. Shigekane, S. Kobayashi e S. Kobayashi: “Advancing Power Transistors and Their Applications to Electronic Power Converters”, Fuji Electric Co., Ltd., 1981

Edwin S. Oxner: “MOSPOWER Semiconductor”, Power Conversion International, Junho/Julho/Agosto/Setembro 1982, Artigo Técnico Siliconix TA82-2

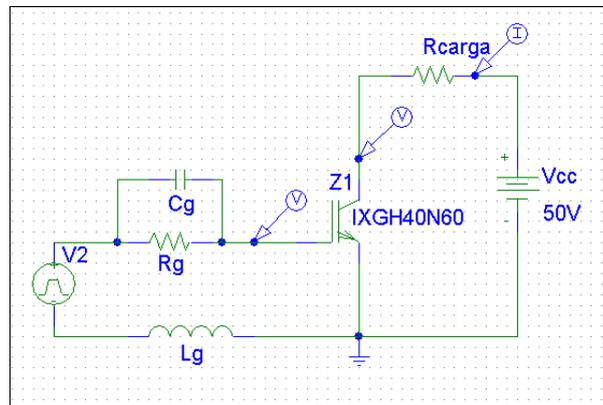
B. Jayant Baliga: “Evolution of MOS-Bipolar Power Semiconductos Technology”, Proceedings of the IEEE, vol 76, no. 4, Abril 1988, pp. 409-418

Bimal K. Bose “Power Electronics - A Technology Review”, Proceedings of the IEEE, vol 80, no. 8, August 1992, pp. 1303-1334.

C. G. Steyn; J. D. van Wyk: Ultra Low-loss Non-linear Turn-off Snubbers for Power Electronics Switches. I European Conference on Power Electronics and Applications, 1985.

Exercícios

1) Considere o circuito mostrado abaixo, relativo ao acionamento de um IGBT.



Utilizando o PSpice, (versão Evaluation/Student ou Profissional) (análise Transient), simule o circuito nas seguintes abaixo. A fonte V2 produz um pulso que varia de -10 V a $+10\text{ V}$, com tempo de subida de 10 ns , tempo alto de 10 us e período de 20 us , $R_{\text{carga}}=2\ \Omega$. Simule 50 us .

- $L_g=0$, $R_g=100\ \Omega$, sem o capacitor
- $L_g=0$, $R_g=10\ \Omega$, sem o capacitor
- $L_g=0$, $C_g=20\text{ nF}$, $R_g=100\ \Omega$
- $L_g=1\text{ nH}$, $C_g=20\text{ nF}$, $R_g=100\ \Omega$

Verifique e analise as formas de onda da tensão de coletor do IGBT, da corrente da carga, da tensão entre gate e emissor, e a tensão da fonte V2. Analise também a potência instantânea sobre o transistor ($V_{ce} \times I_c$). Analise com se alteram os resultados em função dos diferentes circuitos de acionamento.

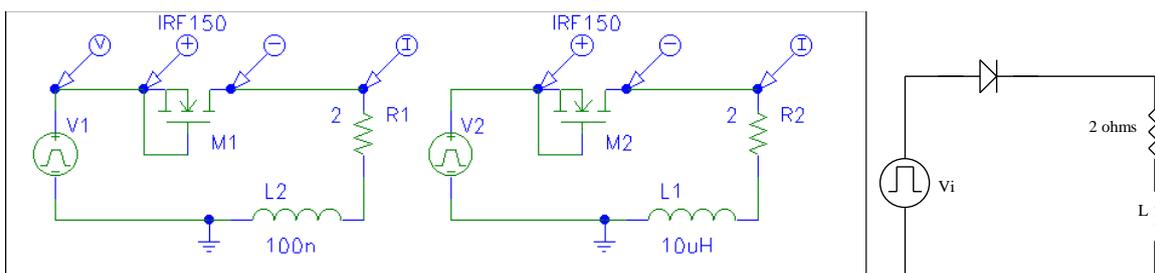
A versão do Pspice pode ser obtida em: <http://www.dsce.fee.unicamp.br/~antenor/ee831.html>

2) Os circuitos abaixo utilizam o diodo reverso presente no MOSFET, de modo que se comportam como o circuito equivalente indicado na sequência.

Simule em Pspice. Analise e comente o comportamento da corrente e da tensão sobre este diodo em ambos os circuitos, especialmente no desligamento.

A tensão V_i é um pulso quadrado que varia de -10 V a $+10\text{ V}$, numa frequência de 25 kHz . Os tempos de subida e de descida devem ser de 1 ns .

A modelagem do dispositivo pode não representar perfeitamente o que acontece num componente real, devido, principalmente, aos fenômenos não-lineares presentes num dispositivo e que não são facilmente implementados no modelo. Um bom modelo deve, no entanto, ser capaz de reproduzir as principais características do componente.



3) Considere o circuito abaixo e a forma de onda da corrente pelo transistor. Esboce, indicando os valores pertinentes, as formas de onda das tensões v_d , v_o e da corrente pelo diodo. Considere que o diodo se comporta como uma chave que não apresenta queda de tensão quando conduz e que muda de estado instantaneamente.

